Serveur Web embarqué

OBJECTIFS :

Dans ce TP vous allez concevoir un serveur Web que vous implanterez sur une carte DE2.

MANIPULATION :

Pour faire ce TP vous devez disposer des éléments suivants :

⇨ Quartus II Web Edition 11.1sp2

⇨ NIOS II EDS 11.1

⇨ ALTERA University Program Installer :

ftp://ftp.altera.com/up/pub/Altera_Material/11.1/altera_upds_setup.exe

⇨ Le fichier de2.zip qui vous sera fourni et qu'il faut dézipper dans c:\altera.

⇨ Le fichier dm9000a.zip qui vous sera fourni et qu'il faut dézipper dans le répertoire du projet.

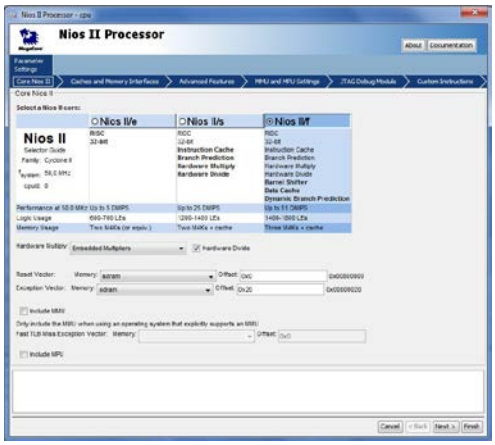
1. Création d'un système hardware NIOS II en version fast :

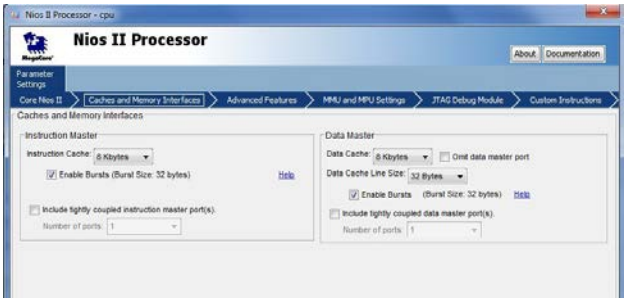
⇨ Lancer Quartus II et créer un nouveau projet appelé De2_Web_Server (voir le détail des opérations (choix du FPGA etc.) dans le TP précédent.

⇨ Copier et dézipper le fichier dm9000a.zip dans le répertoire du projet. Il contient les fichiers du bloc IP permettant de communiquer avec le contrôleur Ethernet DM9000a de la carte DE2.

⇨ Créer une nouvelle feuille de schéma et lancer QSYS pour créer un système appelé nios2_fast.

⇨ Ce système devra comprendre un processeur NIOS II en version fast avec les paramètres suivants :





⇨ Expliquer ce que représente un Burst pour les caches d'instructions et de données.

⇨ Ajouter de la mémoire SDRAM à ce processeur en suivant les instructions données dans la documentation « Using the SDRAM Memory on Altera's DE2 Board with VHDL Design » que vous pourrez trouver ici :

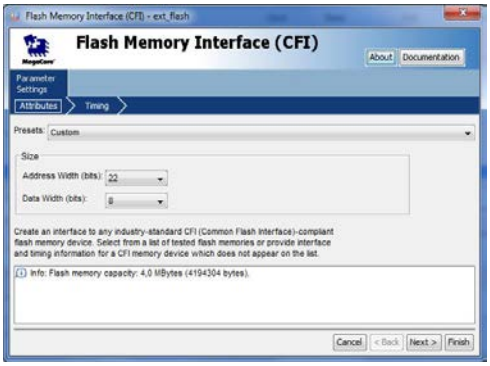
ftp://ftp.altera.com/up/pub/Altera_Material/11.0/Tutorials/VHDL/DE2/Using_the_SDRAM.pdf

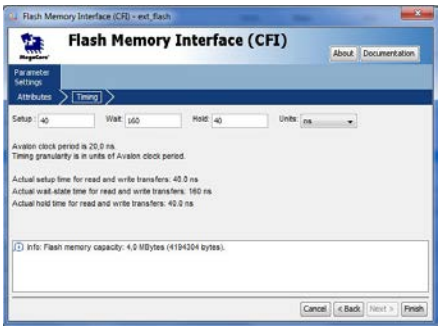
⇨ Donner les caractéristiques techniques de la mémoire SDRAM présente sur la carte DE2.

⇨ Ajouter de la mémoire Flash. Celle-ci contiendra les pages html du serveur Web. On consultera à ce sujet la documentation de la carte DE2 à partir de la page 48.

ftp://ftp.altera.com/up/pub/Webdocs/DE2_UserManual.pdf

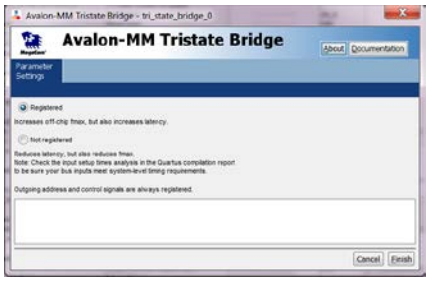
Voici les paramètres à modifier :





Cette mémoire doit être reliée au processeur via un bus trois états.

⇨Ajouter le composant Avalon-MM Tristate Bridge (rubrique Bridges/Memory Mapped) :



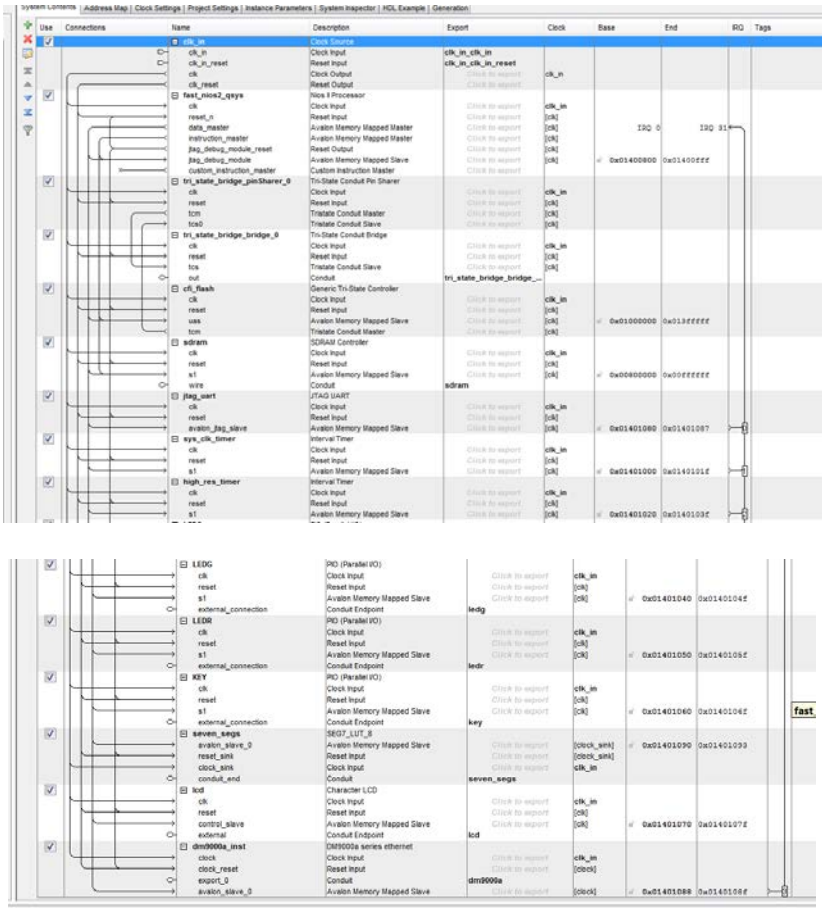
⇨Ajouter ensuite :

- une interface JTAG UART,
- un timer système de 1ms (sys_clock_timer),
- un timer de précision de 10µs (high_res_timer),
- une interface PIO pour les leds vertes (LEDG) sur 8 bits,
- une interface PIO pour les leds rouges (LEDR) sur 18 bits,
- une interface PIO pour les boutons poussoirs KEY 0 à KEY2 (KEY) sur 3 bits,
- une interface de contrôle SEG7_LUT_8 pour commander les afficheurs 7 segments (seven_segs),
- un contrôleur LCD (lcd),
- un contrôleur Ethernet DM9000a.

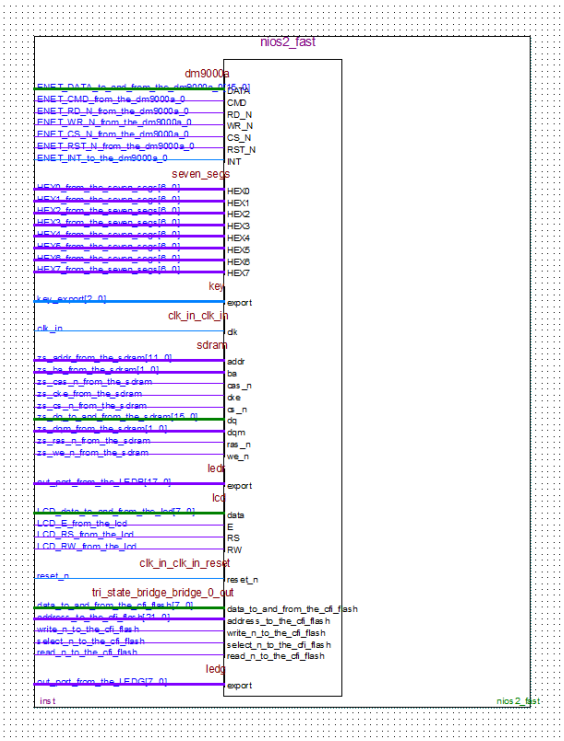
Le système est maintenant complet. Pour finir, allez dans le menu System et choisissez Assign Base Adresses puis Assign Interrupt Numbers. Editez ensuite le composant cpu (en double-cliquant dessus) et initialisez le Reset Vector et Exception Vector à **sdram** et cliquez sur le bouton Finish.

A ce stade, il doit rester des erreurs liées à la mémoire Flash non compatible avec QSYS. Pour régler cela, faire un System/Run SOPC Builder to Qsys upgrade.

Voici ce que j'obtiens à la fin de ces opérations :

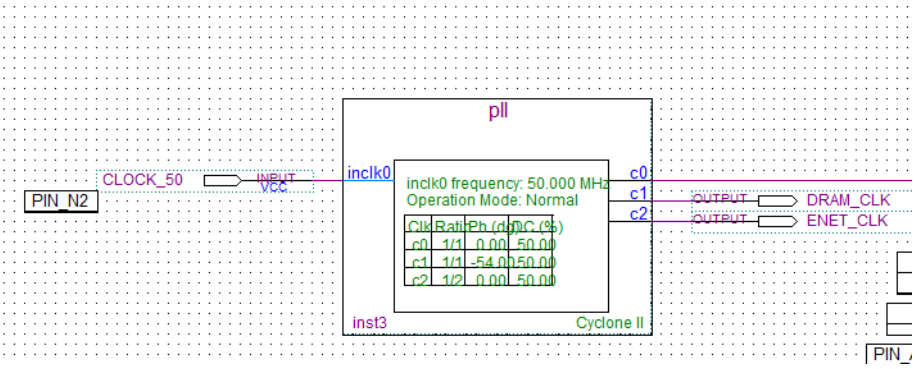


⇨ Cliquer sur le bouton Generate pour créer le système NIOS II. Une fois la génération terminée, quittez QSYS en sauvegardant et revenez à la feuille de schéma Quartus II. Placez le composant nios2_fast dans la feuille de schéma (celui-ci doit se trouver dans la liste des symboles de votre projet) :



⇨ Ajoutez maintenant une PLL ayant trois sorties :

- 50 MHz qui sera l'horloge du processeur NIOS II
- 50 MHz avec déphasage de -54° qui sera l'horloge de la SDRAM
- 25 MHz qui sera l'horloge du circuit DM9000A



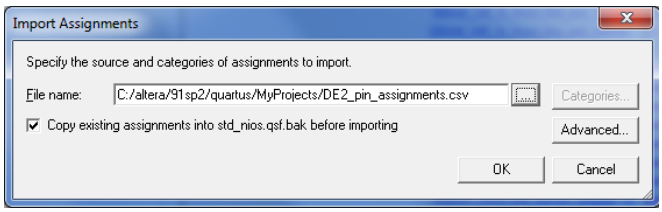
⇨Ajouter maintenant les pins et fils sur les différentes connections comme indiqué sur le schéma de la page suivante.

ATTENTION, il faut impérativement utiliser les noms de pins indiqués !

Maintenant il faut faire la relation entre ces noms et les numéros de pattes sur le FPGA en utilisant le menu Assignments/Pins. Pour gagner du temps nous allons le faire grâce au fichier `DE2_pin_assignments.csv` que l'on peut récupérer ici :

http://www.cas.mcmaster.ca/~leduc/DE2_pin_assignments.csv

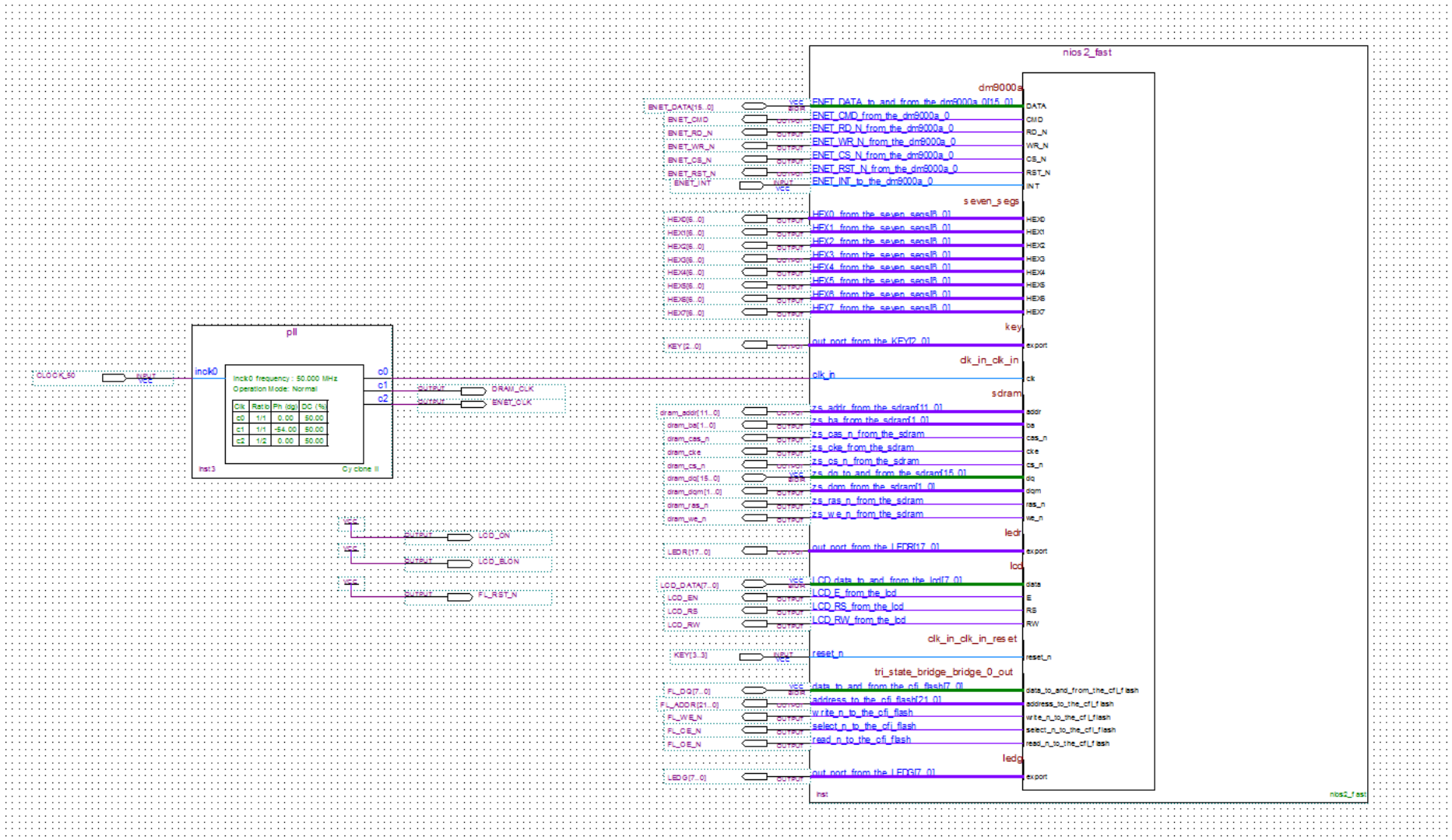
Placez ce fichier dans le répertoire de votre projet et allez dans le menu Assignments/Import Assignments et indiquez le fichier que vous venez de placer :



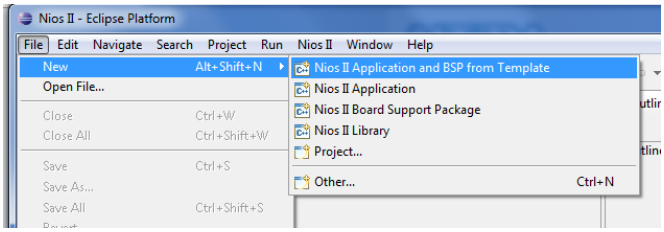
⇨ Lancez maintenant la compilation du projet Quartus II. Si tout se passe comme il faut vous ne devriez pas avoir d'erreurs ☺.

Nous avons terminé la création de la partie hardware et vous pouvez donc fermer Quartus II. Nous allons maintenant passer à la partie software.

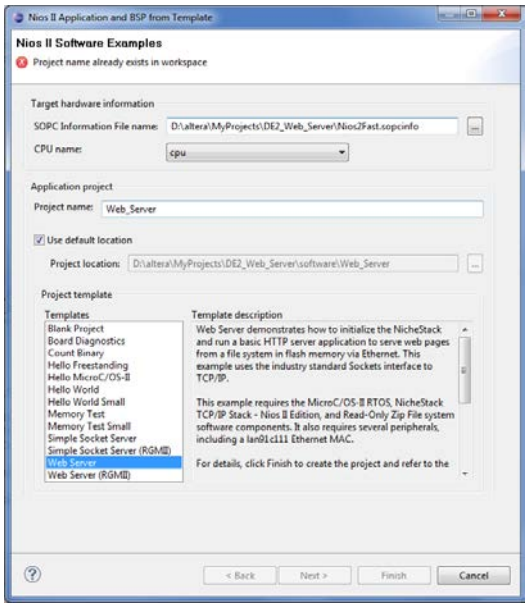
⇨Ouvrez NIOS II EDS 11.1 et indiquez le répertoire du projet créé précédemment comme workspace.


nios2_fast
dm9000a
seven_segs
key
clk_in_clk_in
sdram
ledr
lcd
clk_in_clk_in_reset
tri_state_bridge_bridge_0_out
ledg
pll
inclk0
Inclk0 frequency : 50.000 MHz
Operation Mode: Normal
c0
c1
c2
Cyclone II
CLOCK_50
DRAM_CLK
ENET_CLK
LCD_ON
LCD_BLON
FL_RST_N

⇨Une fois l'application ouverte, créez une nouvelle application NIOS II :



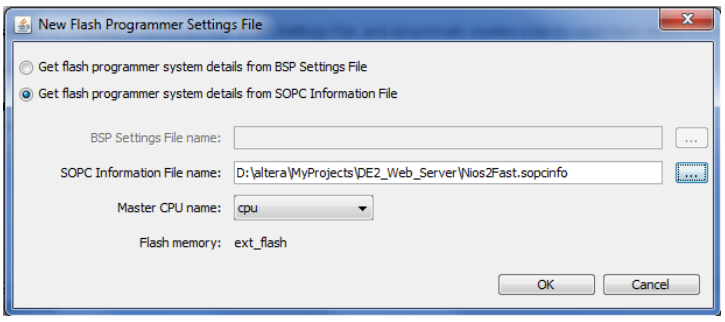
⇨ Complétez les champs comme indiqués et cliquez sur Finish.



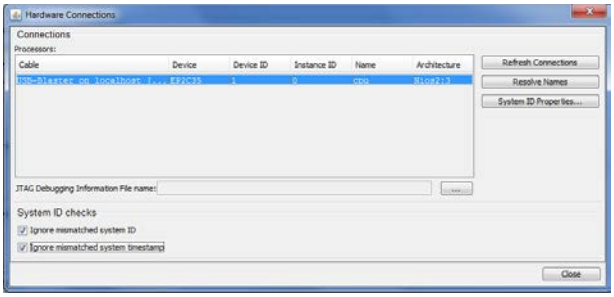
⇨ Le template sélectionné correspond à une application de serveur Web minimaliste utilisant les sockets à l'aide de la pile IP de la société Interniche. Cette application utilise également le système d'exploitation temps réel MicroC/OS-II de la société Micrium.

⇨ Les pages Web doivent être placées sous la forme d'un fichier .zip non compressé dans la mémoire flash de la carte DE2. Un fichier de base se trouve dans le répertoire Web_Server\system de votre projet. Voici comment procéder pour programmer la mémoire flash :

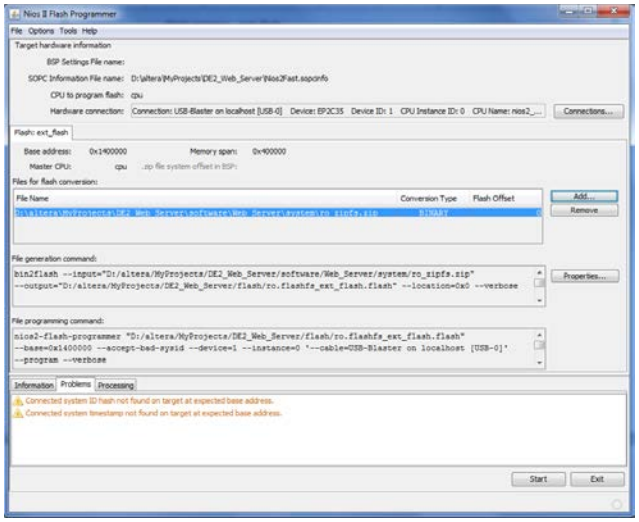
⇨ Menu Nios II/Flash Programmer puis File New :



⇨ Valider par OK. Cliquez ensuite sur le bouton Connections… :



⇨ Ajouter le fichier `ro_zipfs.zip` et cliquer sur le bouton Start pour programmer la mémoire flash :



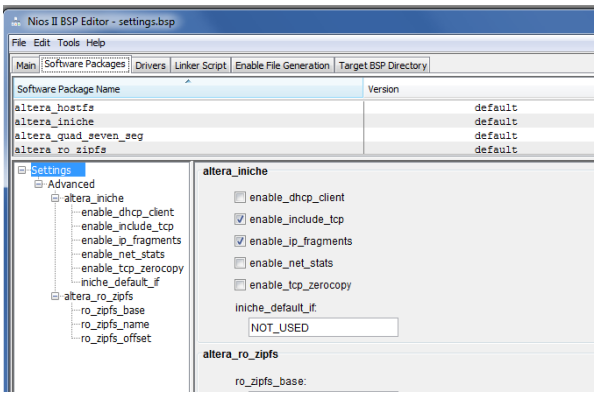
⇨ Nous ne souhaitons pas utiliser la fonctionnalité DHCP, pour cela il faut fixer une adresse IP statique. Editer pour cela le fichier `web_server.h` :

```
/*
 * The IP, gateway, and subnet mask address below are used as a last resort
 * if no network settings can be found, and DHCP (if enabled) fails. You can
 * edit these as a quick-and-dirty way of changing network settings if desired.
 *
 * Default IP addresses are set to all zeros so that DHCP server packets will
 * penetrate secure routers. They are NOT intended to be valid static IPs,
 * these values are only a valid default on networks with DHCP server.
 *
 * If DHCP will not be used, select valid static IP addresses here, for example:
 *          IP: 192.168.1.234
 *     Gateway: 192.168.1.1
 *  Subnet Mask: 255.255.255.0
 */
#define IPADDR0   192
#define IPADDR1   168
#define IPADDR2   0
#define IPADDR3   11

#define GWADDR0   0
#define GWADDR1   0
#define GWADDR2   0
#define GWADDR3   0

#define MSKADDR0  255
#define MSKADDR1  255
#define MSKADDR2  255
#define MSKADDR3  0
```

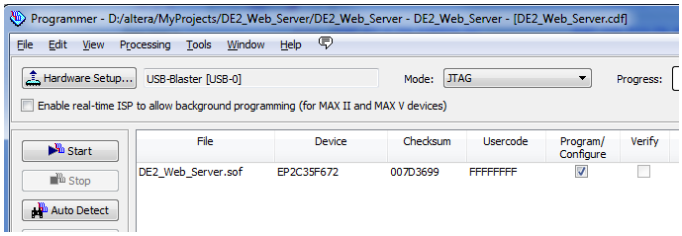
⇨ Désactiver la fonctionnalité DHCP : bouton droit sur l'icône Web_Server_bsp dans l'onglet Project Explorer puis choisir Nios II/BSP Editor dans le menu contextuel. Décochez la case enable_dhcp_client. Cliquez ensuite sur le bouton Generate.



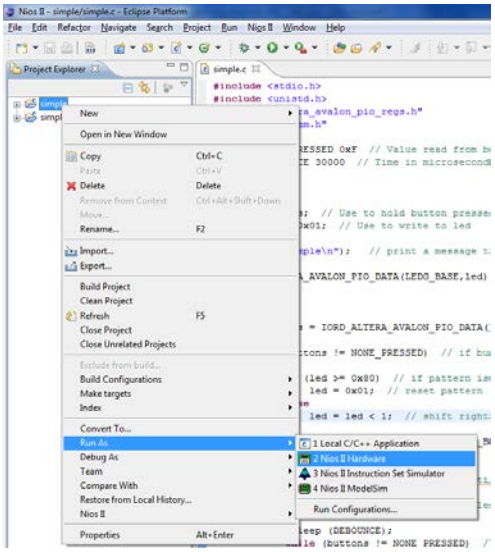
⇨ Compilez le projet (Menu Project/Build All).

Nous pouvons maintenant implanter ce projet sur la carte DE2. Voici comment procéder.

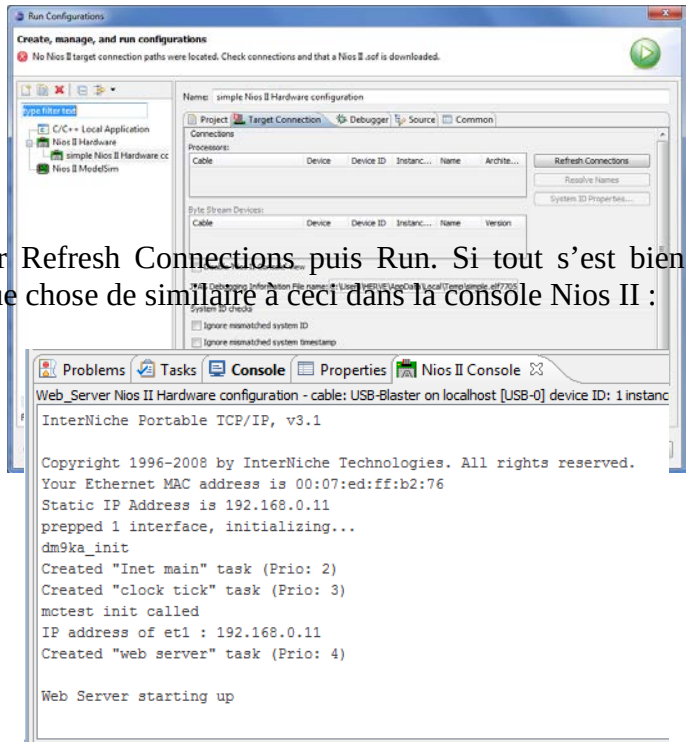
⇨ Programmer le FPGA avec le fichier hardware contenant le processeur NIOS II. Allumez la carte DE2 et vérifiez qu'elle est connectée au PC. Allez ensuite dans le menu NIOS II/Quartus II Programmer, sélectionner le fichier `DE2_Web_Server_time_limited.sof` et cliquez sur le bouton Start. Ne pas déconnecter la liaison entre le PC et la carte !



⇨ Lancer le programme (Menu Run As/Nios II Hardware) :



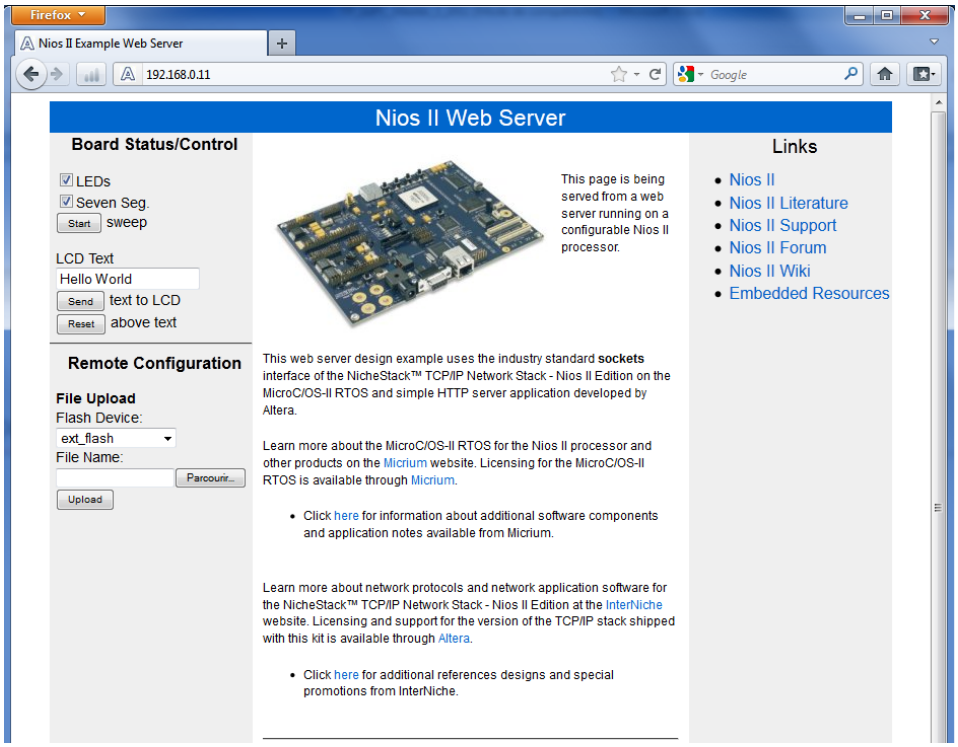
Si vous obtenez une erreur de ce type :



⇨ Cliquez sur Refresh Connections puis Run. Si tout s'est bien passé vous devriez obtenir quelque chose de similaire à ceci dans la console Nios II :

⇨ Configurez la carte réseau de votre PC avec une adresse IP fixe qui doit être dans le même sous-réseau que la carte DE2. Brancher un câble Ethernet entre le PC et la carte DE2.

⇨ Ouvrir un navigateur Web et taper 192.168.0.11 dans la barre d'adresse :



⇨ Vous devez constater que les boutons permettant de piloter les LED, les afficheurs 7 segments et l'afficheur LCD sont inopérants ! A vous de modifier le code pour que cela fonctionne !

⇨ Expliquez également par quel mécanisme la page Web permet d'agir sur la carte DE2 (sockets et méthode sweep notamment).